

대한민국특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

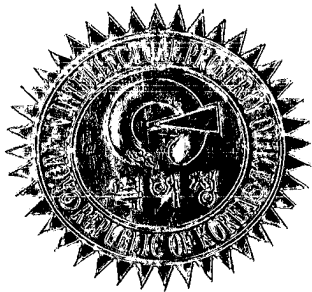
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0053312  
Application Number

출원년월일 : 2002년 09월 04일  
Date of Application SEP 04, 2002

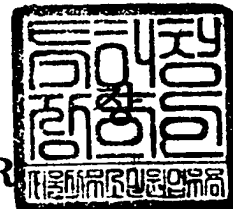
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 05 월 20 일

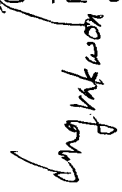
특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0012
【제출일자】	2002.09.04
【국제특허분류】	G02F 1/133
【발명의 명칭】	액정 표시 장치 및 그 제조 방법
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY DEVICE AND FABRICATION METHOD THEREOF
【출원인】	
【명칭】	엘지 . 필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	1999-055150-5
【발명자】	
【성명의 국문표기】	이준호
【성명의 영문표기】	LEE, Joun Ho
【주민등록번호】	690804-1783417
【우편번호】	702-250
【주소】	대구광역시 북구 동천동 915번지 칠곡3차 화성타운 105동 702호
【국적】	KR
【발명자】	
【성명의 국문표기】	고태운
【성명의 영문표기】	KO, Tae Woon
【주민등록번호】	720707-1052212
【우편번호】	730-350
【주소】	경상북도 구미시 임수동 401-3 9/4 LG동학원 B동 606호
【국적】	KR



## 【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
리인  
원 (인) 박장

## 【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 4 면 4,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 33,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 액정 패널의 위치별 셀갭의 단차를 보상하고, 시일 패턴과 액정과와의 반응에 의해 발생하는 얼룩을 방지하기 위한 액정 표시 장치 및 그 제조 방법에 관한 것으로, 본 발명에 따르면 시일 패턴이 도포되는 게이트 링크부들 및 데이터 링크부들 사이 각각에 적어도 하나 이상의 더미 패턴을 구비하여 셀갭을 균일하게 형성하고, 상기 시일 패턴의 성분이 액티브 영역으로 유입될 수 있는 통로가 되지 못하도록 더미 패턴이 시일 패턴에 완전히 겹쳐지도록 형성함으로써, 시일 패턴과 액티브 영역에 형성된 액정과와의 반응을 방지한다.

**【대표도】**

도 8

## 【명세서】

## 【발명의 명칭】

액정 표시 장치 및 그 제조 방법 {LIQUID CRYSTAL DISPLAY DEVICE AND FABRICATION METHOD THEREOF}

## 【도면의 간단한 설명】

도 1은 일반적인 액정패널을 도시한 평면도.

도 2는 도 1에 도시된 게이트 링크영역을 확대하여 도시한 도면.

도 3은 도 2에 도시된 셀 영역을 A-A'선을 따라 절단한 단면도.

도 4는 도 1에 도시된 데이터 링크영역을 확대하여 도시한 도면.

도 5는 도 2에 도시된 셀 영역을 B-B'선을 따라 절단한 단면도.

도 6은 도 1에 도시된 액정 주입구변을 C-C'선을 따라 절단한 단면도.

도 7은 종래 액정 표시 장치의 평면도.

도 8은 본 발명에 따른 시일 영역 내에 형성된 더미 패턴을 도시한 액정 표시 소자를 도시한 평면도.

도 9a 내지 도 9c는 본 발명에 따른 게이트 링크 영역에 대한 확대도.

도 10a 내지 도 10c는 본 발명에 따른 데이터 링크 영역에 대한 확대도.

\*\*\* 도면의 주요부분에 대한 부호의 설명 \*\*\*

2: 하부 기판      4: 상부 기판

6: 게이트 패드 영역      8: 데이터 패드 영역

10: 액티브 영역      12: 셀 영역

14: 게이트 패드부      15: 게이트 링크부

16: 게이트 금속층      22: 게이트 절연막

24: 비정질 실리콘층      26: n+층

28: 보호막      30: 시일 패턴

36,38,40,42: 더미 패턴

### 【발명의 상세한 설명】

### 【발명의 목적】

### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<20>      본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로, 특히 시일 패턴과 액정과의 반응을 막아 얼룩 발생을 방지하는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

<21>      일반적으로, 액정 표시 장치(Liquid Crystal Display; LCD)는 매트릭스 형태로 배열된 액정셀들이 비디오신호에 따라 광투과율을 조절함으로써 액정패널에 비디오신호에 해당하는 화상을 표시하게 된다. 이를 위하여, 액정 표시 장치는 액정셀들이 액티브 매트릭스(Active Matrix) 형태로 배열된 액정패널과, 액정셀들을 구동하기 위한 구동 집적회로(Integrated Circuit; 이하, IC라 한다)들을 구비한다. 구동 IC들은 통상 칩(Chip) 형태로 제작되며 탭(TAB; Tape Automated Bonding) 방식인 경우 TCP(Tape Carrier Package) 상에 실장 되거나 COG(Chips On Glass) 방식인 경우 액정패널의 표면에 실장되게 된다. TAB 방식인 경우 구동 IC들은 TCP에 의해 액정패널에 마련된 패드부와 전기적으로 접속되게 된다.

- <22> 도 1은 하부 기판(2)과 상부 기판(4)이 대향하여 접착된 구조의 액정패널에 대한 평면도가 도시되어 있다.
- <23> 도면에 도시한 바와 같이, 액정 패널은 액정셀들이 매트릭스 형태로 배열되는 액티브 영역(10)과, 상부 기판(4)과 중첩되지 않는 하부 기판(2)의 가장자리 영역에 위치하여 게이트 라인(1)들과 데이터 라인(5)들에 각각 접속되는 게이트 패드부(6) 및 데이터 패드부(8)를 포함하게 된다. 상기 하부 기판(2)의 액티브 영역(10)에는 비디오 신호가 인가되는 데이터 라인(5)들과 주사신호, 즉 게이트 신호가 인가되는 게이트 라인(1)들이 서로 교차하여 배치되고, 그 교차부에 액정셀들을 스위칭하기 위한 박막트랜지스터와, 박막트랜지스터에 접속되어 액정셀을 구동하는 화소 전극이 형성되어 있다.
- <24> 또한, 상기 상부 기판(4)에는 블랙 매트릭스와, 셀 영역별로 분리되어 도포된 칼라 필터들과, 상기 화소 전극의 상대 전극인 공통 전극이 형성되어 있다. 이러한 구성을 가지는 상부 기판(4)과 하부 기판(2)은 액티브 영역(10)의 외곽에 위치하는 셀 영역(12)에 도포된 시일 패턴에 의해 합착되게 된다. 이 경우, 시일 패턴이 도포되는 높이에 의해 상부 기판(4)과 하부 기판(2) 사이에는 일정한 간격의 셀갭이 마련되게 된다. 이렇게 마련된 공간에 액정이 채워지게 되고, 액정 주입전에 산포된 스페이서에 의해 일정한 간격이 유지되게 된다.
- <25> 그런데, 전술한 종래의 액정 표시 장치는 시일 패턴이 도포되는 하부 기판(2) 구조가 위치별로 상이하여 단차를 가짐에 따라 셀갭이 일정하지 않게 되었다. 특히, 게이트 링크 영역과 데이터 링크 영역에서 상대적으로 셀갭이 낮아지게 되었다. 이하, 도2 내지 도 6을 참조하여 상기 문제점을 상세히 살펴보기로 한다.

<26> 도 2는 도 1에서 셀 영역(12)과 교차하는 게이트 링크 영역을 확대하여 도시한 것이고, 도 3은 도 1에 도시된 셀 영역(12)을 A-A'선을 따라 절단한 단면을 도시한 것이다. 게이트 패드부(14)에서 연장된 게이트 링크부(15)는 게이트 링크 전극(16)과, 그 위에 적층된 게이트 절연층(22), 비정질 실리콘층(24), 불순물이 도핑된 비정질 실리콘층(이하, n+층이라 함)(26), 보호막(28)으로 구성된다. 게이트 링크 전극(16)은 게이트 금속물질을 투명 기판(20)상에 증착한 후 패터닝함으로써 게이트 패드(14) 및 게이트 라인과 일체화되어 형성된다. 게이트 링크 전극(16)이 형성된 투명 기판(20) 상에 게이트 절연층(22), 비정질 실리콘층(24), n+층(26)을 순차적으로 적층한 후 n+층(26)을 패터닝하고 그 위에 보호막(28)을 순차적으로 적층하게 된다. 그리고, 게이트 패드부(14) 사이와 게이트 링크부(15) 사이에서 비정질 실리콘층(24)을 통한 쇼트 및 전기적 상호작용을 방지하기 위하여 투명 기판(20)이 노출되게끔 게이트 절연막(22), 비정질 실리콘층(24), n+층(26), 보호막(28)을 동시에 에칭하게 된다. 시일 패턴(30)은 게이트 링크부(15)를 가로지르는 방향으로 도포된다. 이 경우, 게이트 링크부(15)와 게이트 링크부(15) 사이의 에칭 영역(EA)간에는 단차가 발생하게 되므로, 시일 패턴(30)에 의해 원하는 셀갭을 얻을 수 없게 된다.

<27> 도 4는 도 1에서 셀 영역(12)과 교차하는 데이터 링크영역을 확대하여 도시한 것이고, 도 5는 도 4에 도시된 셀 영역(12)을 B-B'선을 따라 절단한 단면을 도시한 것이다. 데이터 패드부(32)에서 연장된 데이터 링크부(33)는 투명 기판(20) 상에 적층된 게이트 절연막(22), 비정질 실리콘층(24), n+층(26), 데이터 링크 전극(34), 보호막(28)으로 구성된다. 데이터 링크 전극(34)은 투명 기판(20) 상에 게이트 절연막(22), 비정질 실리콘층(24), n+층(26)을 순차적으로 적층한 후 n+층(26)을 패터닝하고, 그 위에 데이터 금속



물질을 증착하여 패터닝함으로써 데이터 라인 및 데이터 패드(32)와 일체화되어 형성된다. 데이터 링크 전극(34) 위에는 보호막(28)이 형성된다. 그리고, 데이터 패드부(32) 사이와 데이터 링크부(33) 사이에서 비정질 실리콘층(24)을 통한 쇼트 및 전기적 상호작용을 방지하기 위하여 투명 기판(20)이 노출되게끔 게이트 절연막(22), 비정질 실리콘층(24), n+층(26), 보호막(28)을 동시에 에칭하게 된다. 시일 패턴(30)은 데이터 링크부(33)를 가로지르는 방향으로 도포된다. 이 경우, 데이터 링크부(33)와 데이터 링크부(33) 사이의 에칭 영역(EA)간에는 단차가 발생하게 되므로, 데이터 링크부(33)를 가로지르는 방향으로 도포된 시일 패턴(30)에 의해 원하는 셀갯을 얻을 수 없게 된다.

<28> 도 6은 도 1에 도시된 액티브 영역(10)에서 게이트 링크 영역의 맞은 편에 위치하는 액정 주입구변을 셀 영역(12)과 나란한 C-C'선을 따라 절단한 단면을 도시한 것이다.

<29> 공통 전극 라인 등과 같은 다수개의 신호 배선이 배치되는 액정 주입구변은 투명 기판(20)상에 순차적으로 적층된 게이트 금속층(16), 게이트 절연막(22), 비정질 실리콘층(24), n+층(26), 보호막(28)으로 구성된다. 시일 패턴(30)은 평탄한 보호막(28) 상에 도포된다.

<30> 이와 같이, 종래의 액정 표시 장치에서는 게이트 링크 영역 및 데이터 링크 영역에서는 링크부와 링크부 사이의 에칭 영역간에 단차가 존재하는 반면에 링크영역의 맞은편에 위치하는 액정 주입구변에서는 단차가 존재하지 않게 된다. 이에 따라, 링크영역 및 액정 주입구변의 최상층인 보호막을 기준으로 일정한 셀갯을 가지게끔 시일 패턴을 도포하는 경우 링크영역에 도포된 시일 패턴은 단차를 가지는 에칭 영역의 액정 주입구변에 도포된 시일 패턴에 비하여 낮은 높이를 가지게 된다.

결과적으로, 시일 패턴의 높이가 액정표시소자의 위치에 따라 다르므로 셀갭이 일정하지 않아 휘도가 불균일 해지는 문제점이 발생하게 되었다.

<31> 따라서, 시일 패턴이 도포되는 게이트 링크부 사이 및 데이터 링크부들 사이 각각에 더미 패턴을 두어, 셀갭 불균일에 의한 휘도 불균일의 문제점을 해결하였다.

<32> 도 7은 셀갭의 불균일을 해결하기 위해 게이트 링크부 사이 및 데이터 링크부 사이 각각에 더미 패턴이 형성된 종래 액정 표시 장치의 평면도를 도시한 것이다. 도면에 도시한 바와 같이, 액티브 영역("A") 및 셀 영역("S")으로 나누어진 액정 패널에서 시일 패턴이 도포되는 영역에 상기 시일 패턴(30)의 폭보다 큰 더미 패턴(9)을 두어 셀갭을 균일하게 형성하였다. 그러나, 상기와 같이 더미 패턴(9)이 시일 패턴(30)의 폭보다 넓게 형성됨으로 인해서 상기 더미 패턴(9)은 미경화된 시일 성분(11)이 액티브 영역("A")으로 유입되는 통로를 제공하게 되었다. 따라서, 더미 패턴(9)을 통하여 상기 액티브 영역("A")으로 유입되는 더미 패턴(9)이 액정과 반응하여 액정을 오염시킴으로써 화면상에 얼룩을 발생시키는 문제점이 있었다.

#### 【발명이 이루고자 하는 기술적 과제】

<33> 따라서, 본 발명의 목적은 더미 패턴이 시일 패턴에 완전히 커버 되도록 그 폭을 제한하여 형성함으로써, 미경화된 시일 패턴이 더미 패턴을 통하여 액티브 영역에 형성된 액정층과 반응하는 것을 방지하여 화질상의 얼룩을 개선할 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것이다.

<34> 기타 본 발명의 목적 및 특징은 이하의 발명의 구성 및 특허청구범위에서 상세히 기술될 것이다.

【발명의 구성 및 작용】

- <35> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치는 액티브 영역과 게이트/데이터 패드 및 게이트/데이터 링크부로 나누어진 제 1기판과 액티브 영역과 셀 영역으로 나누어진 제 2기판이 서로 대향하고 있는 액정 패널에 있어서, 시일 패턴이 도포되는 게이트 링크부 사이 및 데이터 링크부들 사이 각각에 시일 패턴보다 작은 적어도 하나 이상의 더미 패턴을 구비한다.
- <36> 상기 더미 패턴의 폭이 시일 패턴의 폭에 비해 좁게 형성되어, 상기 시일 패턴이 상기 더미 패턴을 완전히 덮고 있기 때문에, 상기 더미 패턴을 통로로 하여 미경화된 시일이 액티브 영역내부로 흘러 들어가 액정과 반응하는 것을 막을 수가 있다.
- <37> 이하, 도면을 참조하여 본 발명의 바람직한 실시예에 대하여 상세히 설명하면 다음과 같다.
- <38> 도 8은 본 발명의 실시예에 따른 액정 표시 장치로써, 시일 영역 사이에 형성된 더미 패턴을 도시한 평면도이다.
- <39> 도면에 도시한 바와 같이, 액티브 영역("A")의 외곽을 따라 형성된 시일 영역("S")에 시일 패턴(30)의 폭보다 작은 더미 패턴(29)이 액정 패널의 셀갭을 균일하게 해주기 위해서 형성되어 있으며, 상기 더미 패턴(29)은 게이트 링크부 및 데이터 링크부들 각각의 사이에 형성된다.
- <40> 도 9a 내지 도 9c는 본 발명의 실시예에 따른 액정 표시 장치의 게이트 링크부의 일부분을 확대하여 도시한 도면을 통하여 본 발명의 실시예를 좀더 상세히 설명한다. 이

때, 도 9b는 도 9a에 도시된 셀 영역(12)을 D-D'선을 따라 절단한 단면이고, 도 9c는 도 9a에 도시된 E-E'선을 따라 절단한 단면을 도시한 것이다.

<41> 도면에 도시한 바와 같이, 게이트 링크부(33)들 사이의 에칭 영역에는 다수개의 더미 패턴(40)들이 형성된다. 이때, 상기 더미 패턴(40)들은 그 상부에 형성된 시일 패턴에 커버되도록 시일 패턴(30)의 폭보다 더욱 좁게 형성된다. 이때, 상기 더미 패턴(40)의 폭은 시일 패턴(30)의 퍼진 폭에 대하여 3/4 이하로 형성하는 것이 바람직하다. 즉, 도 9b에 도시한 바와 같이, 시일 패턴(30)이 상기 더미 패턴(40)들을 완전히 감싸도록 형성되어 있으며, 이는 미경화된 시일 패턴(30)이 상기 더미 패턴(40)을 타고 액티브 영역으로 흘러 들어가는 것을 방지하기 위한 것이다. 이를 좀더 상세히 설명하면, 도 9b에 도시한 바와 같이, 시일 패턴(30)에 비해 그 폭이 넓게 형성된 더미 패턴(40)들은 미경화된 시일 패턴(30)의 성분이 액티브 영역에 형성된 액정층으로 유입되는 통로역할을 함으로써, 시일 패턴의 성분이 액정과 반응하여 얼룩을 발생시키게 된다.

<42> 따라서, 본 발명에서는 상기와 같은 문제점을 감안하여 상기 더미 패턴(40)이 액티브 영역으로 유입되는 통로가 되지 못하도록 시일 패턴 내부에 완전히 묻히도록 한 것이다.

<43> 또한, 상기 더미 패턴(40)들은 게이트 링크부(33)와 동일한 수직구조를 가지게 된다. 다시 말하여, 게이트 링크부(33) 및 더미 패턴(40)은 도 9c에 도시된 바와 같이 투명 기판(20) 위에 적층된 게이트 절연층(22), 비정질 실리콘층(24), n<sup>+</sup>층(26), 게이트 금속층(16), 보호막(28)으로 구성된다. 이러한 더미 패턴(40)에 의해 게이트 링크부(33)와 단차를 갖는 에칭 영역(EA)이 줄어들게 되므로 게이트 링크영역에 도 6에 도시된 액정 주입구변과 같이 원하는 높이로 시일 패턴(30)을 도포할 수 있게 된다. 결과적으로,

시일 패턴(30)에 의해 상,하 기판 사이에 일정한 셀갭을 마련할 수 있게 된다. 특히, 데이터 링크부(33)와 더미 패턴(38) 사이의 간격, 즉 에칭 영역(EA)의 폭을 동일하게 하는 경우 우수한 셀갭의 균일성을 얻을 수 있게 된다.

<44> 도 10a 내지 도 10c는 본 발명에 따른 액정 표시 장치의 데이터 링크부의 일부분을 확대하여 도시한 것이다. 이때, 도 10b는 도 10a에 도시된 F-F'선을 따라 절단한 단면이고, 도 10c는 도 10a에 도시된 G-G'선을 따라 절단한 단면을 도시한 것이다.

<45> 도면에 도시한 바와 같이, 더미 패턴(42)들이 셀 영역(12) 내부에 형성되고, 그 수직 구조는 데이터 링크부와 동일한 수직구조를 가진다. 즉, 도 10b에 도시한 바와 같이, 더미 패턴(42)은 투명 기판(20) 위에 적층된 게이트 절연층(22), 비정질 실리콘층(24), n<sup>+</sup>층(26), 데이터 금속층(34), 보호막(28)으로 구성된다. 이때, 도 10c에 도시한 바와 같이 상기 더미 패턴(40)의 폭은 시일 패턴(30)의 퍼진폭에 대하여 3/4 이하로 형성하는 것이 바람직하다. 상기 더미 패턴(42)들은 게이트 링크부들과 동일한 간격을 가지게끔 형성함으로써 게이트 링크영역에 원하는 높이로 시일 패턴(30)을 도포할 수 있을 뿐만 아니라, 더미 패턴(42)을 통해 미경화된 시일 패턴의 성분이 액티브 영역에 형성된 액정층으로 유입되는 것을 방지할 수 있어 화질을 향상시킬 수가 있다.

<46> 이하, 도 9c와 도 10c를 참조하여 본 발명에 따른 액정 표시 장치의 제조 방법을 설명하면 다음과 같다.

<47> 먼저, 투명 기판(20)상에 게이트 금속물질을 증착한 후 패터닝 함으로써 게이트 패드부(14) 및 게이트 링크부(15)를 통해 연장되는 게이트 라인 등을 형성함과 아울러 게이트 링크영역에서의 더미 패턴(40)에 포함되는 게이트 금속층(16)을 형성하게 된다. 게이트 금속층(16)이 형성된 투명 기판(20) 상에 게이트 절연층(22), 비정질 실리콘층

(24), n+층(26)을 순차적으로 적층한 후, n+층(26)을 패터닝하여 박막트랜지스터의 오믹 콘택층을 형성하게 된다. n+층(26) 위에 데이터 전극물질을 증착한 후 패터닝함으로써 데이터 패드부(32) 및 데이터 링크부(33)를 통해 연장되어 데이터 라인을 형성함과 아울러 데이터 링크영역에서의 더미 패턴(42)에 포함되는 데이터 금속층(34)을 형성하게 된다. 그 다음, 하부 기판 전체에 보호막(28)을 형성한 후 게이트 금속층(16)들 사이 및 데이터 금속층(34)들 사이에 비정질 실리콘층(24) 및 n+층(26)을 통한 쇼트 및 전기적 상호작용을 방지하기 위하여 투명 기판(20)이 노출되도록 보호막(28), n+층(26), 비정질 실리콘층(24), 게이트 절연막(22)을 패터닝하여 동시에 에칭하게 된다. 이에 따라, 투명 기판(20) 상에 도 9b와 도 10b에 도시된 바와 같은 게이트 및 데이터 링크부(15, 33)와 더미 패턴(40, 42)이 형성되게 된다. 이때, 상기 더미 패턴(40, 42)들의 양쪽 끝단이 시일 패턴(30) 내부에 형성되도록 한다. 이때, 상기 더미 패턴(40)의 폭은 시일 패턴(30)의 퍼진폭에 대하여 3/4 이하로 형성하는 것이 바람직하다. 이어서, 투명 전극 물질을 증착한 후 패터닝하여 화소전극 등을 형성하게 된다. 그리고, 게이트 링크영역 및 데이터 링크영역과 그 맞은편의 액정 주입구변을 따라 시일 패턴(30)을 일정한 높이로 도포하여 별도로 마련된 상부 기판과 합착함과 아울러 일정한 셀갭이 마련되게 한다. 스페이서를 산포하고 상, 하부 기판 합착 후 액정을 주입함과 아울러 액정 주입구변을 봉지함으로써 액정 표시 장치를 완성하게 된다.

#### 【발명의 효과】

- <48> 상술한 바와 같이, 본 발명에 따른 액정 표시 장치는 게이트 링크부들 사이 및 데이터 링크부들 사이에 더미 패턴을 삽입함으로써, 게이트 및 데이터 링크영역에서 그 맞은편인 액정 주입구변과 동일한 높이를 가지는 시일 패턴을 도포할 수 있으며, 상기 더미패

턴을 시일 패턴 내부로 겹치도록 형성함으로써, 상기 더미패턴을 통로로 하여 미경화된 시일 패턴 성분들이 액정층으로 유입되는 것을 막을 수 있다. 이에 따라, 시일 패턴과 액정과의 반응을 막아 액정이 오염에 의한 화면 얼룩의 발생을 방지할 수 있다.

**【특허청구범위】****【청구항 1】**

액티브 영역과 게이트/데이터 패드 및 게이트/데이터 링크부로 나누어진 제 1 및 제 2기판과;

상기 셀 영역에 형성된 시일 패턴과;

상기 게이트/데이터 링크부들 사이 각각에 시일 패턴보다 작게 형성된 적어도 하나 이상의 더미 패턴과;

상기 제 1기판과 제 2기판 사이에 형성된 액정층을 포함하여 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 2】**

제 1 항에 있어서, 상기 더미 패턴의 길이는 시일 패턴의 폭에 대하여 3/4 이하로 형성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 3】**

제 1 항에 있어서, 상기 게이트 링크부는 투명 기판 상에 형성된 게이트 금속층과, 상기 게이트 금속층 상에 적층된 게이트 절연막과, 반도체층 및 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 4】**

제 1 항에 있어서, 상기 데이터 링크부는 투명 기판 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 적층된 반도체층 및 데이터 금속층과, 상기 데이터 금속층 상에 형성된 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.



**【청구항 5】**

제 1 항에 있어서, 상기 게이트 링크부 사이에 형성된 더미 패턴은 투명 기판 상에 형성된 게이트 금속층과, 상기 게이트 금속층 상에 적층된 게이트 절연막과, 반도체층 및 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 6】**

제 1 항에 있어서, 상기 데이터 링크부 사이에 형성된 더미 패턴은 투명 기판 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 적층된 반도체층 및 데이터 금속층과, 상기 데이터 금속층 상에 형성된 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 7】**

제 1 항에 있어서, 게이트 링크부 및 데이터 링크부의 높이는 동일한 것을 특징으로 하는 액정 표시 장치.

**【청구항 8】**

액티브 영역과 게이트/데이터 링크부 및 셀 영역으로 나누어진 제 1기판 및 제 2기판과;

상기 제 1기판 상에 형성되고, 셀 영역에 대응하는 게이트/데이터 링크부 사이에 상기 게이트/데이터 링크부와 동일한 구조를 가지는 형성된 적어도 하나 이상의 더미 패턴과 ;

상기 셀 영역에 형성되고, 상기 더미 패턴을 감싸도록 형성된 시일 패턴과;

상기 제 1기판과 제 2기판 사이에 형성된 액정층을 포함하여 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 9】**

제 8항에 있어서, 상기 게이트 링크부와 데이터 링크부는 동일한 두께를 가지는 것을 특징으로 하는 액정 표시 장치.

**【청구항 10】**

제 8항에 있어서, 상기 더미 패턴은 투명 기판 상에 형성된 게이트 금속층과, 상기 게이트 금속층 상에 적층된 게이트 절연막과, 반도체층 및 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 11】**

제 8항에 있어서, 상기 더미 패턴은 투명 기판 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 적층된 반도체층 및 데이터 금속층과, 상기 데이터 금속층 상에 형성된 보호막으로 구성된 것을 특징으로 하는 액정 표시 장치.

**【청구항 12】**

액티브 영역과 게이트/데이터 링크부 및 셀 영역으로 나누어진 제 1기판 및 제 2기판을 준비하는 단계와;

상기 제 1기판의 게이트/데이터 링크부 사이의 셀 영역에 더미 패턴을 형성하는 단계와;

상기 셀 영역에 상기 더미 패턴을 감싸도록 시일 패턴을 형성하는 단계와;

상기 제 1 및 제 2기판을 합착하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

【청구항 13】

제 12 항에 있어서, 상기 더미 패턴을 형성하는 단계는

투명 기판 상에 게이트 금속층을 증착한 후, 패터닝하는 단계와;

상기 게이트 금속층이 형성된 투명 기판 상에 게이트 절연막, 반도체층을 적층하는 단계와;

상기 반도체층 상에 보호막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

【청구항 14】

제 12 항에 있어서, 상기 더미 패턴을 형성하는 단계는

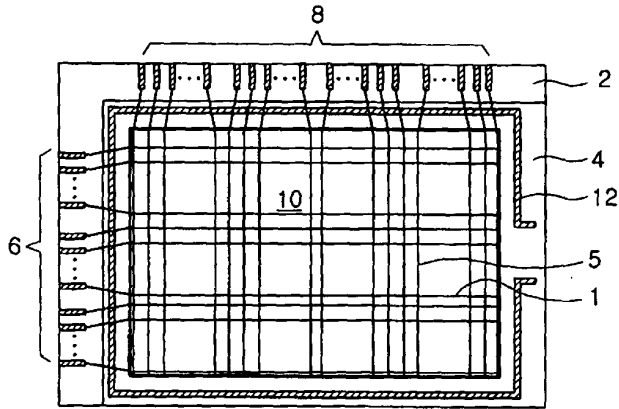
투명 기판 상에 게이트 절연막, 반도체층을 적층하는 단계와;

상기 반도체층 상에 데이터 금속층을 증착한 후, 패터닝하는 단계와;

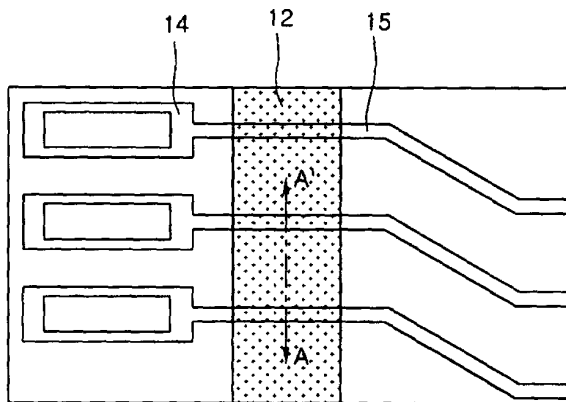
상기 데이터 금속층을 포함하는 반도체층 상에 보호막을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

【도면】

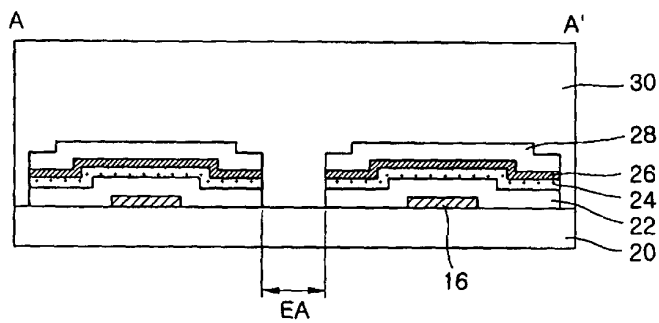
【도 1】



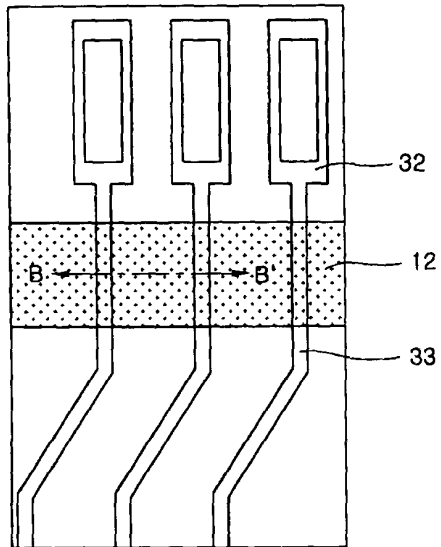
【도 2】



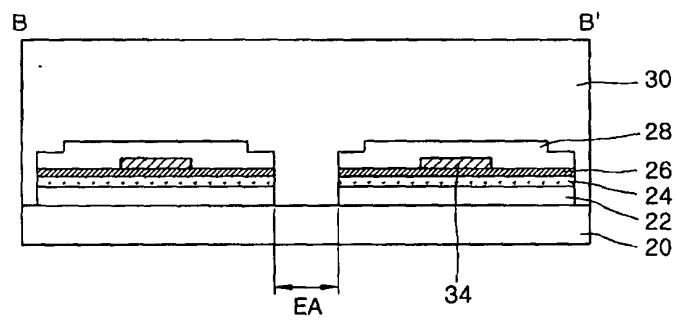
【도 3】



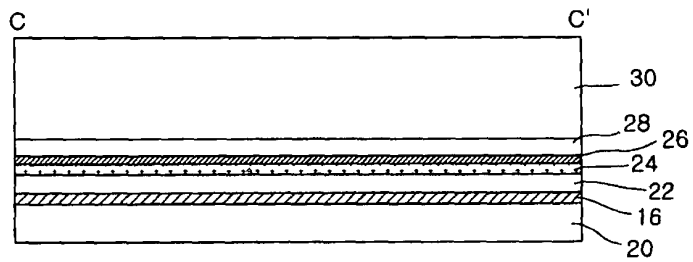
【도 4】



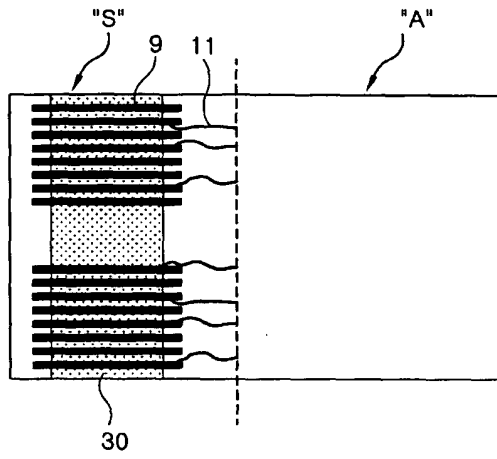
【도 5】



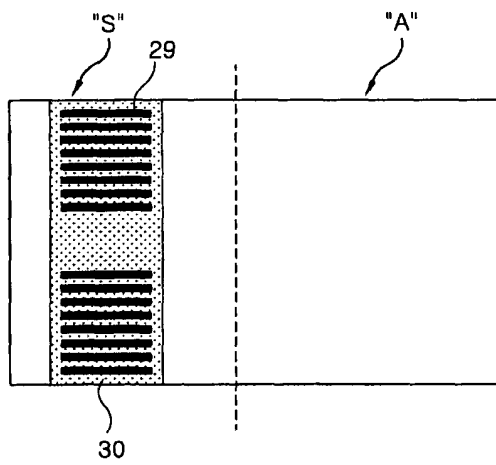
【도 6】



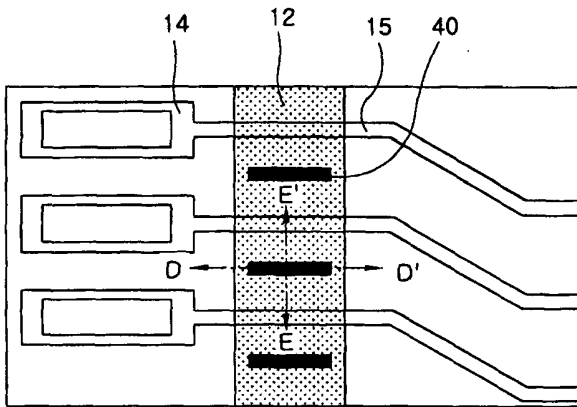
【도 7】



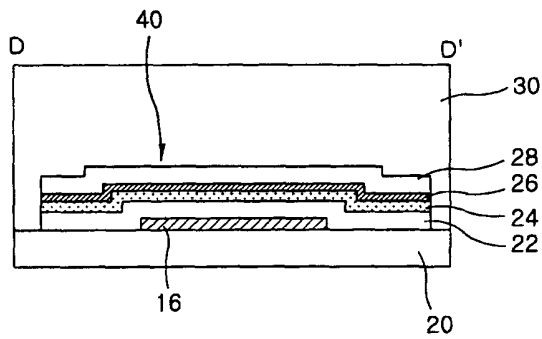
【도 8】



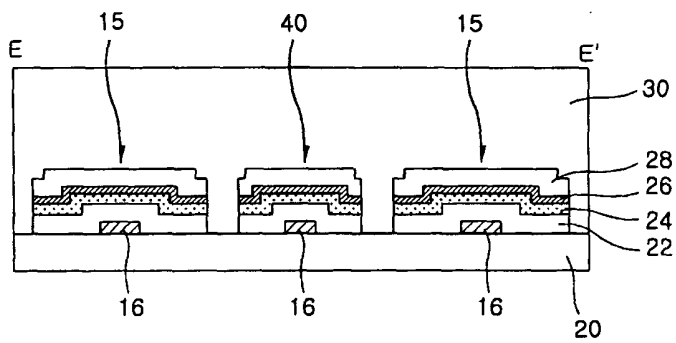
【도 9a】



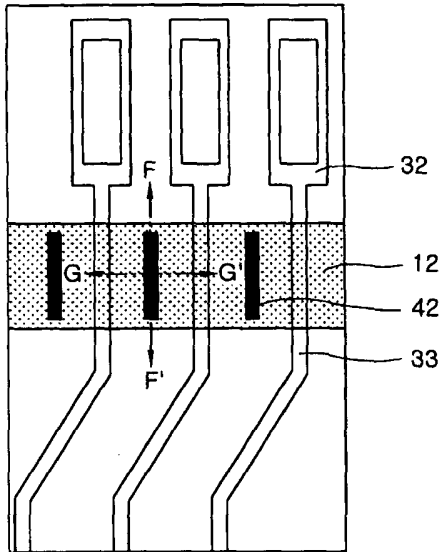
【도 9b】



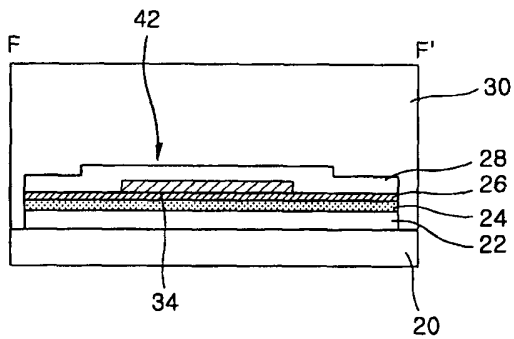
【도 9c】



【도 10a】



【도 10b】



【도 10c】

